

Cite No. 1

### Laid-open Gazette of Korean Patent Application

Laid-open Gazette Publication No.: 10-1998-087415  
Laid-open Gazette Publication Date: 5 December 1998  
  
Application No.: 10-1998-019215  
Application Date: 27 May 1998  
  
Name of Applicant & Inventor: NEC Corporation & Tomoaki Hayashi  
Address of Applicant & Inventor: Tokyo, Japan  
  
Title of the Invention: Device for Reducing Output Deviation in Liquid Crystal Display Driving Device

#### Brief Description of the Drawings

Figure 1 is a block diagram of a prior art liquid crystal display driving device.  
Figure 2 is a block diagram of one embodiment of the liquid crystal display driving device in accordance with the present invention.  
Figure 3 is a timing chart illustrating an operation of the liquid crystal display driving device shown in Figure 2.

#### Purpose of the Invention

The purpose of the invention is to provide a device for reducing an output deviation in a liquid crystal display driving device, capable of compensating the output deviation.

#### Constitution of the Invention

In a liquid crystal display driving device, a compare circuit compares input pixel data with pixel data delayed by a clock cycle and generates a discrimination signal indicative of whether or not the input pixel data is coincident with the delayed pixel data. A liquid crystal display driving circuit receives the input pixel data and includes output amplifiers for outputting parallel driving signals to output terminals connected to a liquid crystal display. A group of switches are connected between the output amplifiers and the output terminals. The switches are controlled by a switch control circuit based on the discrimination signal in such a manner that when the discrimination signal indicates that the input pixel data is coincident with the one-clock-delayed pixel data, the output terminal corresponding to the one-clock-delayed pixel data is short circuited to the output terminal corresponding to the delayed pixel data, so that the driving signals supplied to the two output terminals are equalized to reduce an output deviation in the driving signals supplied to the liquid crystal display.

#### Brief Description Of Reference Numerals

- |                                |                                |
|--------------------------------|--------------------------------|
| 1. video signal input terminal | 2. clock input terminal        |
| 3. D-latch circuit             | 4. compare circuit             |
| 5. shift register              | 6. latch circuit               |
| 7. D/A converter               | 8. latch signal input terminal |
| 9. latch signal delay circuit  | 10. switch control circuit     |

BEST AVAILABLE COPY

특1998-087415

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>6</sup>  
G06G 3/36(11) 공개번호 특1998-087415  
(43) 공개일자 1998년12월05일

(21) 출원번호 특1998-019215  
(22) 출원일자 1998년05월27일  
(30) 우선권주장 97-136885 1997년05월27일 일본(JP)  
(71) 출원인 닛폰덴끼 가부시끼가이샤 가네코 히사시  
(72) 발명자 일본 도오코도 미나토구 시바 5초메 7방 1고  
히마시 도모아끼  
(74) 대리인 일본 도오코도 미나토구 시바 5초메 7방 1고 닛폰덴끼 가부시끼가이샤 나미  
박해선, 조영원

실사청구 : 있음(54) 출력 편차를 감소시킬 수 있는 액정 디스플레이 구동 장치요약

액정 디스플레이 구동 장치에서, 비교 회로는 입력 화소 데이터와 1 블록 지연된 화소 데이터를 비교하여 입력 화소 데이터가 1 블록 지연된 화소 데이터와 일치하는지를 표시하는 식별 신호를 발생하고, 액정 디스플레이 구동 장치는 입력 화소 데이터를 수신하고 액정 디스플레이에 접속된 출력 단자에 병렬 구동 신호를 출력하는 출력 증폭기를 포함한다. 스위치 그룹은, 출력 증폭기와 출력 단자 사이에 접속되고, 식별 신호가 입력 화소 데이터가 1 블록 지연된 화소 데이터와 일치하는 것을 표시하면 입력 화소 데이터에 대응하는 출력 단자가 1 블록 지연된 화소 데이터에 대응하는 출력 단자에 소트되도록 식별 신호에 기초하여 스위치 제어 회로에 의해 제어되며, 2 개의 출력 단자에 공급된 구동 신호가 동일하게 되고 액정 디스플레이에 공급된 구동 신호의 출력 편차를 감소시킨다.

도면도 1명세서도면의 간단한 설명

도 1 은 종래의 액정 디스플레이 구동 장치의 블록도.  
도 2 는 본 발명에 의한 일실시예의 액정 디스플레이 구동 장치의 블록도  
도 3 은 도 2 에 도시한 액정 디스플레이 구동 장치의 동작을 설명하는 타이밍 차트  
도면의 주요부분에 대한 부호의 설명

- |                |                |
|----------------|----------------|
| 1: 영상 신호 입력 단자 | 2: 클록 입력 단자    |
| 3: D 래치 회로     | 4: 비교 회로       |
| 5: 시프트 레지스터    | 6: 래치 회로       |
| 7: D/A 컨버터     | 8: 래치 신호 입력 단자 |
| 9: 래치 신호 지연 회로 | 10: 스위치 제어 회로  |

발명의 상세한 설명발명의 목적발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정 디스플레이 구동 장치에 관한 것으로, 특히, 출력 편차를 감소시킬 수 있는 액정 디스플레이 구동 장치에 관한 것이다.

도 1 은 종래의 액정 디스플레이 구동 장치의 블록도를 나타내는 것으로, 영상 신호 입력 단자 (15)를 통해 공급된 아날로그 영상 데이터가 A/D 컨버터 (17) 에 의해 디지털 데이터로 변환되어 ROM 데이터들 (18) 에 입력된다. 이 ROM 데이터들 (18) 은 입력된 디지털 데이터와 미리 설정되거나 산출된 출력 편차 보상 상수를 가산함으로써  $\gamma$  보상을 수행한다.  $\gamma$  보상된 데이터는, 시프트 레지스터 (20), 래치 신호

입력 단자 (16)로부터 공급된 래치 신호에 의해 제어되는 래치 회로 (21) 및 D/A 컨버터 (22)로 구성된 액정 디스플레이 구동 장치와, 출력 증폭기 (23)의 그룹을 통해, 액정 디스플레이에 접속된 출력 단자 (19)의 그룹에 공급된다.

y 보상을 이용하는 액정 디스플레이 구동 장치는 일본 특허명 JP-A-1-167794 호와 미국 특허 제 5,483,256 호와 제 5,604,511 호에 의해 개시되어 있으며, 그 내용 전체를 본 발명에 참고로 기재한다. 또한 JP-A-1-167794 호의 영문 요약서는 일본 특허청으로부터 이용될 수 있으며 JP-A-1-167794 호의 영문 요약서의 내용 전체를 본 발명에 참고로 기재한다.

#### 본명이 이루고자 하는 기술적 과제

상술한 액정 디스플레이 구동 장치에서는, ROM 데이터들이 사용되고, 데이터의 y 보상이 각각의 출력 단자에서 수행되므로, 모든 출력 단자에 보상 데이터가 필요하다. 그러므로, 다중 출력 구동 장치에서, 대응단의 ROM이 필요하게 된다. 또한, 제조 공정상의 변화에 의해 하나의 액정 디스플레이 구동 장치가 다른 액정 디스플레이와 출력 편차와 다르므로, 각각의 액정 디스플레이 구동 장치를 대하여 ROM에 많은 수의 보상 계수를 기록해야 하므로, ROM은 대용량을 가져야 한다. 또한, ROM에 기록된 보상 계수는 이미 고정되어 있으므로, 온도 변화나 액정 디스플레이 구동 장치내의 전원 전압의 변화 등의 액정 디스플레이 구동 장치 및 액정 디스플레이의 시간에 따른 변화에 순응할 수 없다.

그러므로, 본 발명의 목적은 상술한 종래의 결점을 극복할 수 있고 출력 편차를 감소시킬 수 있는 액정 디스플레이 구동 장치를 제공하는 것이다.

본 발명의 또다른 목적은 대용량의 ROM 없이 출력 편차를 보상할 수 있고 온도 변화 또는 전원 전압 변화 등의 시간에 따른 변화에 순응하여 출력 편차를 감소시킬 수 있는 액정 디스플레이 구동 장치를 제공하는 것이다.

#### 본명의 구성 및 작용

본 발명의 상술한 목적과 다른 목적은,

입력 화소 데이터를 수신하고, 상기 입력 화소 데이터 직전의 선행 화소 데이터와 상기 입력 화소 데이터를 비교하고, 상기 입력 화소 데이터가 상기 선행 화소 데이터와 일치하는지를 표시하는 식별 신호를 발생하는 식별 수단,

상기 입력 화소 데이터를 수신하고, 액정 디스플레이에 접속된 출력 단자에 병렬 구동 신호를 출력하는 출력 증폭기를 포함하는 액정 디스플레이 구동 회로, 및

상기 출력 증폭기와 상기 출력 단자 사이에 접속되고, 상기 식별 신호에 의해 제어되어, 상기 식별 신호가, 상기 입력 화소 데이터가 상기 선행 화소 데이터와 일치하는 것을 표시하면, 상기 입력 화소 데이터에 대응하는 출력 단자와 상기 선행 화소 데이터에 대응하는 출력 단자를 소트하여, 2개의 출력 단자에 공급된 상기 구동 신호를 동일하게 하여 액정 디스플레이에 공급되는 구동 신호의 출력 편차를 감소시키는 스위치 회로 수단을 구비하는 액정 디스플레이 구동 장치에 의해 성취된다.

본 발명의 상술한 목적, 이점, 특징은 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써 명백해질 것이다.

도 2는 본 발명에 의한 실시예의 액정 디스플레이 구동 장치의 블록도를 나타낸다.

도시한 실시예는 디지털 영상 데이터를 수신하는 영상 신호 입력 단자 (1)와, 블록 신호를 수신하는 블록 입력 단자 (2)와, 영상 신호 입력 단자 (1)와 블록 입력 단자 (2)에 접속되어 블록 신호에 응답하여 디지털 영상 신호를 래칭함으로써 1 블록만큼 지연된 디지털 영상 데이터를 출력하는 0 래치 회로 (3)와, 영상 신호 입력 단자 (1)와 0 래치 회로 (3)의 출력에 접속된 비교 회로 (4)와, 영상 신호 입력 단자 (1)와 블록 입력 단자 (2)에 접속되어 블록 신호에 응답하여 디지털 영상 데이터를 래칭하고 시프트하는 시프트 레지스터 (5)를 포함한다.

도시한 실시예는 또한 래치 신호를 수신하는 래치 신호 입력 단자 (8)와, 시프트 레지스터 (5)의 병렬 출력과 래치 신호 입력 단자 (8)에 접속되어 래치 신호에 응답하여 시프트 레지스터 (5)의 병렬 출력을 래치하는 래치 회로 (6)와, 래치 회로 (6)의 병렬 출력과 래치 신호 입력 단자 (8)에 접속되어 래치 신호에 응답하여 래치 회로 (6)의 병렬 출력을 디지털/아날로그 변환시키는 D/A 컨버터 (7)를 포함한다. D/A 컨버터 (7)의 병렬 출력은, 출력 증폭기 (11)의 그룹과 대응하는 수의 스위치 (12)를 통해, 하나의 수평 주사선에 대응하는 수평 드라이버 신호로서 LCD (액정 디스플레이) 패널 (100)에 접속된 대응하는 수의 출력 단자 (14)에 공급된다. 래치 신호 입력 단자 (8)는 래치 신호 지연 회로 (9)를 통해 스위치 제어 회로 (10)에 접속된다. 스위치 제어 회로 (10)는 래치 신호 입력 단자 (8)로부터의 래치 회로와 비교 회로 (4)의 출력을 수신하고 스위치 제어 신호선 (13)을 통해 스위치 (12)를 제어한다.

이하, 도 3의 타이밍 차트를 참조하여 도시한 실시예의 동작을 설명한다.

LCD 패널 (100)에 영상을 기록하는 디지털 영상 데이터가 영상 신호 입력 단자 (1)를 통해 시프트 레지스터 (5)로 공급되고, 블록 입력 단자 (2)를 통해 공급된 블록 신호에 응답하여 시프트 레지스터 (5)내에서 시프트되어, 직렬 디지털 영상 데이터는 시프트 레지스터 (5)에 의해 병렬 디지털 영상 데이터로 변환된다. 하나의 주사선에 대응하는 양의 디지털 영상 데이터가 시프트 레지스터 (5)에 래치되면, 래치 신호 입력 단자 (8)를 통해 공급된 래치 신호는 활성화되어 시프트 레지스터 (5)의 병렬 출력으로부터 출력된 병렬 디지털 영상 데이터가 병렬로 래치 회로 (6)로 래칭된다. D/A 컨버터 (7)는 래치 회로 (6)로부터 출력된 병렬 디지털 영상 데이터를 대응하는 수의 병렬 아날로그 영상 데이터로 변환시킨다. 대응하는 수의 출력 증폭기 (11)는, D/A 컨버터 (7)로부터 출력된 병렬 아날로그 영상 신호를 출력하고 증폭하고, 대응하는 수의 스위치 (12)에 대응하는 수의 증폭된 병렬 아날로그 영상 신호를 출

국 1998-087415

역한다.

한편, 0 래치 회로 (3) 는 블록 입력 단자 (2)를 통해 공급된 도 3 의 A 의 블록 신호와 영상 신호 입력 단자 (1)를 통해 공급된 도 3 의 B 의 디지털 영상 신호를 수신하여 입력 디지털 영상 데이터로부터 1 블록만큼 지연된 도 3 의 C 의 지연 디지털 영상 신호를 출력한다. 비교 회로 (4) 는 도 3 의 B 의 입력 디지털 영상 데이터와 도 3 의 C 의 지연 디지털 영상 데이터를 수신하고 비교한다. 예를 들어, 도 3 의 B 의 입력 디지털 영상 데이터 (D<sub>n</sub>) 가 도 3 의 C 의 1 블록 지연된 디지털 영상 데이터 (D<sub>n</sub>) 와 일치한 것으로 가정하면, 비교 회로 (4) 는 도 3 의 D 에 도시한 바와 같이 하이 레벨의 일치 신호를 출력한다. 도 3 의 B 의 입력 디지털 영상 데이터 (D<sub>n</sub>) 가 도 3 의 C 의 1 블록 지연된 디지털 영상 데이터 (D<sub>n</sub>) 와 일치하지 않으면, 비교 회로 (4) 는 도 3 의 D 에 도시한 바와 같이 로우 레벨의 일치 신호를 출력한다. 이 비교 회로 (4) 는 엑스클루시브 OR (exclusive-OR) 회로로 형성될 수 있다.

래치 신호 지연 회로 (9) 는 래치 신호 입력 단자 (8)를 통해 도 3 의 E 와 같은 래치 신호를 수신하고 증폭기 (11) 의 출력 신호가 도 3 의 H 와 같이 LCD 패널의 전극의 충전을 완료할때까지의 시간에 대응하는 시간만큼 래치 신호를 지연시킨다. 스위치 (12) 의 각각은 대응하는 출력 단자 (14) 에 접속된 이동 가능한 접점 (120) 과, 대응하는 출력 증폭기 (11) 의 출력에 접속된 입력 장치 접점 (121) 과, 클로킹 상태에서 유지되는 클로킹 장치 접점 (122) 과, 1 블록만큼 선행하는 디지털 영상 데이터를 수신하는 인접하는 스위치의 이동 가능한 접점 (120) 에 접속된 소트 장치 접점 (123) 을 포함한다.

스위치 제어 회로 (10) 는 비교 회로 (4) 에 의해 발생된 일치 신호를 수신하고 스위치 제어 회로 (10) 가 하이 레벨의 일치 신호를 수신하면 도 3 의 F 의 스위치 제어 신호 0 을 발생하고, 스위치 제어 회로 (10) 가 로우 레벨 (불일치) 의 일치 신호를 수신하면, 도 3 의 B 의 스위치 제어 신호 1 을 발생한다. 스위치 제어 회로 (10) 는 하나의 주사선에 대응하는 일련의 발생된 스위치 제어 신호를 일시적으로 유지한다.

도 3 의 E 의 래치 신호 (하강 구간) 에 응답하여, 스위치 제어 회로 (10) 는 결합된 스위치 (12) 를 제어하여 모든 스위치 (12) 에서 이동 가능한 접점 (120) 이 입력 장치 접점 (121) 에 접촉하도록 하여 증폭기 (11) 로부터 출력된 각각의 아날로그 영상 신호가 출력 단자 (14) 를 통해 LCD 패널 (100) 의 대응하는 전극에 공급되어 LCD 패널 (100) 의 대응하는 전극을 충전시킨다. 그 후, 지연 래치 신호에 응답하여 (즉, LCD 패널의 전극의 충전이 완료되었을 때), 일시적으로 유지된 스위치 제어 신호에 기초하여, 스위치 제어 회로 (10) 는 결합된 스위치 (12) 를 제어하여 스위치 제어 신호 0 에 대응하는 스위치에서 이동 가능한 접점 (120) 을 소트 장치 접점 (122) 에 접속시키고, 스위치 제어 신호 1 에 대응하는 스위치에서 이동 가능한 접점 (120) 을 클로킹 장치 접점 (123) 에 접속시킨다.

상술한 가정하에서, 데이터 (D<sub>n</sub> 및 D<sub>n</sub>) 는 일치하므로, 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급된 스위치 (12) 에서, 이동 가능한 접점 (120) 은 소트 장치 접점 (122) 에 접속되어 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 출력 단자 (14) 와 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 출력 단자 (14) 가 스위치 (12) (스위치 제어 신호 0 에 의해 제어됨) 에 의해 소트된다. 한편, 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 스위치 (12) 에서, 이동 가능한 접점 (120) 은 클로킹 장치 접점 (123) 에 접속되어 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 출력 단자 (14) 는 (스위치 제어 신호 1 에 의해 제어되는) 스위치 (12) 에 의해 클로킹 상태로 되고, 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 출력 단자 (14) 와 디지털 영상 데이터 (D<sub>n</sub>) 에 대응하는 아날로그 신호가 공급되는 출력 단자 (14) 가 서로 격리된다.

그러므로, 인접하는 출력 단자 (즉, LCD 패널의 인접하는 전극) 에 인가되는 구동 신호가 동일한 화소 데이터이면, 인접하는 출력 단자 (즉, LCD 패널의 인접하는 전극) 은 소트된다. 한편, 인접하는 출력 단자 (즉, LCD 패널의 인접하는 전극) 에 인가되는 구동 신호가 동일한 화소 데이터가 아니면, 인접하는 출력 단자 (즉, LCD 패널의 인접하는 전극) 은 서로 격리된 클로킹 상태에서 유지된다. 그러므로, 동일한 화소 데이터로 구동되는 LCD 패널의 인접하는 전극의 구동 전압은 동일하게 되고, 그 결과, LCD 패널을 구동하기 위하여 공급되는 출력 데이터가 동일하게 되어 특정 레벨을 갖는 출력 편차가 억압된다.

본 발명은 특정한 실시예를 참조하여 설명하였다. 그러나, 본 발명은 상술한 구조에 제한되는 것은 아니며 첨부된 청구항의 범위를 벗어나지 않는 한도내에서 다양한 변형과 변경이 가능하다.

#### 본 발명의 효과

상술한 바와 같이, 하나의 화소를 위한 데이터와 하나의 화소에 인접한 다음의 화소를 위한 데이터가 동일하면, 하나의 화소를 위한 출력 단자와 하나의 화소에 인접한 다음의 화소를 위한 출력 단자가 소트되고, 출력 단자에 접속된 출력 증폭기의 출력은 동일하게 되고, 즉, 출력 단자에 접속된 출력 증폭기를 사이의 출력 편차는 감소하게 된다. 그러므로, 각각의 출력 단자를 위한 데이터를 보상하기 위한 데이터 레이블은 불필요하게 되고, 다중 출력 구동 장치에서도 각각의 출력 단자를 위한 데이터를 보상하기 위하여 대응하는 ROM을 필요로 하지 않는다. 따라서, 제조 공정상의 변화에 의해 하나의 액정 디스플레이 구동 장치가 다른 액정 디스플레이 구동 장치와 출력 편차가 달라도, 각각의 액정 디스플레이 구동 장치에 대하여 ROM 에 많은 양의 보상 계수를 기록할 필요가 없다. 또한, ROM 에 보상 계수를 기록할 필요가 없으므로, 보상 데이터는 고정되지 않고, 그로 인해, 온도 변화 또는 전압 전압 변화 등의 시간에 따른 변화에 용이하게 순응하며 출력 편차를 감소시킬 수 있다.

#### (57) 청구의 범위

##### 청구항 1

입력 화소 데이터를 수신하고, 상기 입력 화소 데이터 작전의 선행 화소 데이터와 상기 입력 화소 데이터

를 비교하고, 상기 입력 화소 데이터가 상기 선행 화소 데이터와 일치하는지를 표시하는 식별 신호를 발생시키는 식별 수단, 상기 입력 화소 데이터를 수신하고, 액정 디스플레이에 접속된 출력 단자에 병렬 구동 신호를 출력하는 출력 증폭기를 포함하는 액정 디스플레이 구동 회로, 및 상기 출력 증폭기와 상기 출력 단자 사이에 접속되고, 상기 식별 신호에 의해 제어되어, 상기 식별 신호가, 상기 입력 화소 데이터가 상기 선행 화소 데이터와 일치하는 것을 표시하면, 상기 입력 화소 데이터에 대응하는 출력 단자와 상기 선행 화소 데이터에 대응하는 출력 단자를 소트하여, 2 개의 출력 단자에 공급된 상기 구동 신호를 동일하게 하여 액정 디스플레이에 공급되는 구동 신호의 출력 편차를 감소시키는 스위치 회로 수단을 구비하는 것을 특징으로 하는 액정 디스플레이 구동 장치.

#### 청구항 2

제 1 항에 있어서, 상기 식별 수단은, 영상 신호 입력 단자에 공급되는 상기 입력 화소 데이터를 수신하고, 출력 신호로 구동되어, 상기 선행 화소 데이터로서, 상기 영상 신호 입력 단자에 공급된 상기 입력 화소 데이터로부터 1 블록만큼 지연된 1 블록 지연 화소 데이터를 출력하는 지연 회로, 및 영상 신호 입력 단자에 공급된 상기 입력 화소 데이터와 상기 지연 회로로부터의 상기 1 블록 지연 화소 데이터를 비교하고, 상기 입력 화소 데이터가 상기 1 블록 지연 화소 데이터와 일치하는지를 표시하는 상기 식별 신호를 발생하는 비교 회로를 구비하는 것을 특징으로 하는 액정 디스플레이 구동 장치.

#### 청구항 3

제 2 항에 있어서, 상기 스위치 회로 수단은, 상기 출력 단자의 대응하는 하나에 접속된 이동가능한 접점, 상기 출력 증폭기의 대응하는 하나의 출력에 접속된 입력 정지 접점, 및 상기 대응하는 출력 단자에 인접하는 출력 단자에 접속된 소트 정지 접점을 각각 포함하는 복수의 스위치, 및 상기 비교 회로로부터 출력된 상기 식별 신호와 래치 신호 입력 단자를 통해 공급된 래치 신호를 수신하고, 상기 래치 신호에 응답하여, 상기 이동가능한 접점이 상기 모든 스위치의 상기 입력 정지 접점에 접속된 후, 상기 식별 신호가, 상기 입력 화소 데이터가 상기 1 블록 지연 화소 데이터와 일치하는 것을 표시하면, 상기 식별 신호에 대응하는 출력 단자에 접속된 스위치의 상기 이동가능한 접점이 상기 소트 정지 접점에 접속되어, 2개의 인접한 출력 단자에 공급된 상기 구동 신호가 동일하게 되고, 상기 식별 신호가, 상기 입력 화소 데이터가 상기 1 블록 지연 화소 데이터와 일치하지 않으면, 상기 식별 신호에 대응하는 출력 단자에 접속된 스위치의 상기 이동가능한 접점이 플로팅 상태에 놓이도록, 상기 복수의 스위치를 제어하는 스위치 제어 회로를 구비하는 것을 특징으로 하는 액정 디스플레이 구동 장치.

#### 청구항 4

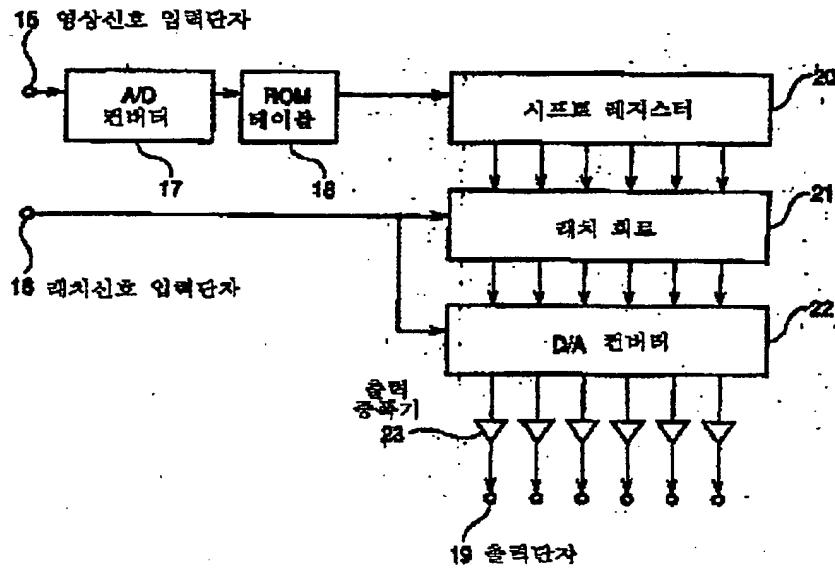
제 3 항에 있어서, 상기 스위치 회로 수단은 상기 출력 단자의 각각에 접속된 상기 액정 디스플레이의 전극의 출력이 완료될때까지의 시간만큼 지연된 지연 래치 신호를 출력하는 상기 래치 신호를 수신하는 지연 회로를 더 포함하고, 상기 식별 신호가, 상기 입력 화소 데이터가 상기 1 블록 지연 화소 데이터와 일치하면, 상기 지연 래치 신호에 응답하여 상기 스위치 제어 회로는 상기 식별 신호에 대응하는 출력 단자에 접속된 스위치의 상기 이동가능한 접점을 상기 소트 정지 접점에 접속시키는 것을 특징으로 하는 액정 디스플레이 구동 장치.

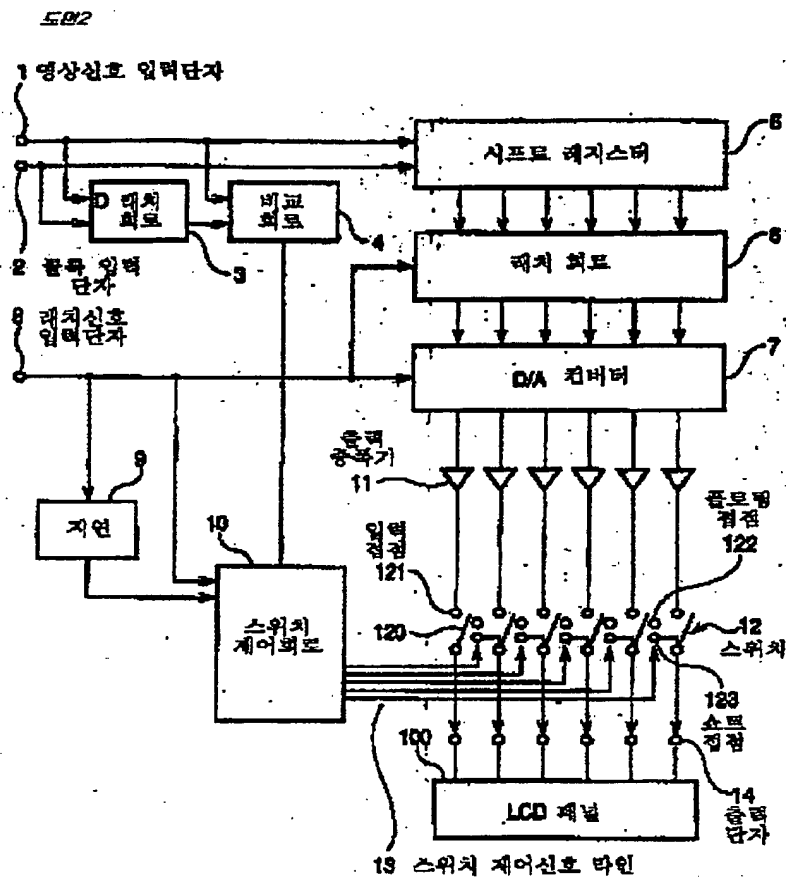
도 19

1998-087415

도면1

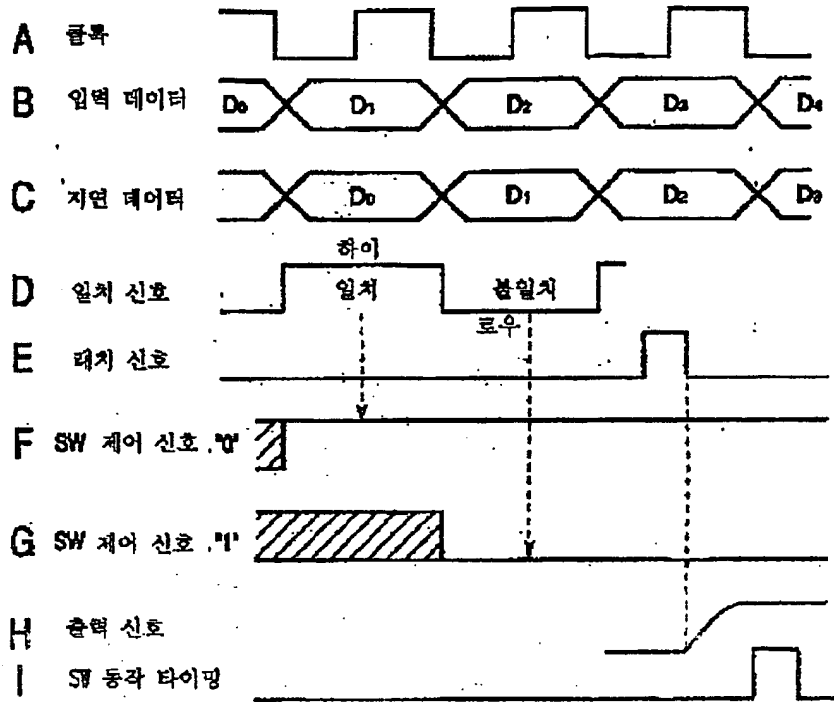
## 종래 기술





1998-08/415

도 13





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**